



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 7月 3日

出 願 番 号

Application Number:

特願2001-202727

出 願 人

Applicant(s):

シャープ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 7月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 01J01768

【提出日】 平成13年 7月 3日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G09G 3/36
G02F 1/133 520
G09G 3/20 623

【発明の名称】 信号線駆動回路、画像表示装置および携帯機器

【請求項の数】 18

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 太田 隆滋

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 柳 俊洋

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 熊田 浩二

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【先の出願に基づく優先権主張】

【出願番号】 特願2000-242123

【出願日】 平成12年 8月10日

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003082

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 信号線駆動回路、画像表示装置および携帯機器

【特許請求の範囲】

【請求項 1】

入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された第 1 基準電圧を前記基準電圧選択回路に直接入力する基準電圧線を備えていることを特徴とする信号線駆動回路。

【請求項 2】

画像信号の階調に応じ、信号線駆動回路に供給される複数の第 1 基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路を備えた信号線駆動回路において、

前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第 1 基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴とする信号線駆動回路。

【請求項 3】

画像信号の階調に応じ、信号線駆動回路に供給される複数の第 1 基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路を備えた信号線駆動回路において、

前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第 1 制御信号により制御される第 1 スイッチを介して該バッファ回路に供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号

線駆動信号を出力することを特徴とする信号線駆動回路。

【請求項 4】

前記第 1 スイッチは、画像信号の階調数に応じて制御されることを特徴とする請求項 3 記載の信号線駆動回路。

【請求項 5】

信号線駆動回路に供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路が設けられ、画像信号の階調に応じて信号線駆動信号を出力する信号線駆動回路において、

該第 1 基準電圧と該分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けたことを特徴とする信号線駆動回路。

【請求項 6】

前記第 2 スイッチは、画像信号の階調数に応じて制御されることを特徴とする請求項 5 記載の信号線駆動回路。

【請求項 7】

画像信号をサンプリングするサンプリング回路と、該サンプリングされた信号に基づいて基準電圧を選択し信号線駆動信号を出力する基準電圧選択回路と、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路とを備えた信号線駆動回路において、

前記デコード回路は、第 3 制御信号により制御されてデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることを特徴とする信号線駆動回路。

【請求項 8】

前記デコード回路は、画像信号の階調数に応じて制御されることを特徴とする請求項 7 記載の信号線駆動回路。

【請求項 9】

画像信号をサンプリングするサンプリング回路と、信号線駆動回路に供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路と、該第 1 基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路とを備え、該第 2 基準電圧は入力インピーダンスが大

きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を備え、サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、

前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、またはデコードテーブルを変更し前記基準電圧選択回路が基準電圧を選択するパターンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更されることを特徴とする信号線駆動回路。

【請求項 1 0】

画像信号をサンプリングするサンプリング回路と、信号線駆動回路に供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路と、該第 1 基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路とを備え、該第 2 基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を備え、前記サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、

前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、およびデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第 1 基準電圧の数以下の場合、前記第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなることを特徴とする信号線駆動回路。

【請求項 1 1】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧に基づいて得られる電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において

前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第 1 基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴とする画像表示装置。

【請求項 1 2】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧に基づいて得られる電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において

前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第 1 制御信号により制御される第 1 スイッチを介して該バッファに供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴とする画像表示装置。

【請求項 1 3】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前

記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路が設けられ、画像信号の階調に応じて選択し出力する基準電圧選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において、

該第 1 基準電圧と該分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けたことを特徴とする画像表示装置。

【請求項 1 4】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、画像信号をサンプリングするサンプリング回路、画像信号の階調に応じて選択し出力する基準電圧選択回路および該サンプリングされた信号に基づき基準電圧選択回路を制御するデコード回路を有し、前記基準電圧選択回路が前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において、

前記デコード回路は、第 3 制御信号により制御されてデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更することを特徴とする画像表示装置。

【請求項 1 5】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路、電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路、画像信号をサンプリングするサンプリング回路および前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を有し、前記第 2 基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリング回路にてサンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に供給する信号線駆

動回路とを備えた画像表示装置において、

前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、またはデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更されることを特徴とする画像表示装置。

【請求項 1 6】

マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路、電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路、画像信号をサンプリングするサンプリング回路および前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を有し、前記第 2 基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリング回路にてサンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に供給する信号線駆動回路とを備えた画像表示装置において、

前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、およびデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第 1 基準電圧の数以下の場合、前記第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなることを特徴とする画像表示装置。

【請求項 1 7】

前記画像信号の階調数の変化に応じ、前記第 1 スイッチ、第 2 スイッチまたは

デコード回路の少なくとも一つを制御し、駆動モードを任意に切り替える設定回路を有することを特徴とする請求項 1 5 または 1 6 に記載の画像表示装置。

【請求項 1 8】

画像表示装置を有する携帯機器において、請求項 1 1 ないし 1 6 のいずれかに記載の画像表示装置が搭載されていることを特徴とする携帯機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、画像信号をサンプリングし、信号線に階調毎の信号線駆動信号を出力する画像表示装置の信号線駆動回路、この信号線駆動回路を用いた画像表示装置およびこの画像表示装置を使用した携帯機器に関するものである。

【0 0 0 2】

【従来の技術】

省電力、省スペースが求められる携帯機器等の表示部として液晶表示装置が広く使用されている。この液晶表示装置の構成例を図 3 に示す。

【0 0 0 3】

同図に示すように、アクティブマトリクス型液晶表示装置 1 0 1 では、画素電極 1 6 がマトリクス状に配置され、各画素電極 1 6 には T F T 1 7 (Thin Film Transistor) 等のアクティブ素子を介して信号線 1 8 と走査線 1 9 とが接続され、これら複数の信号線 1 8 と複数の走査線 1 9 とが第 1 透明基板 2 0 上に備えられている。この第 1 透明基板 2 0 と対向する位置に配置された第 2 透明基板（図示せず）には対向電極（図示せず）が備えられ、これら第 1 透明基板 2 0 と第 2 透明基板との間には液晶（図示せず）が封入されている。

【0 0 0 4】

アクティブマトリクス型液晶表示装置 1 0 1 には画像信号供給回路 3 から画像信号（R 0 等）が入力される。この画像信号は、ラッチ回路 1 3 等でタイミング調整された後、信号線駆動回路 1 1 1 に入力される。信号線駆動回路 1 1 1 は、信号線 1 8 に供給する信号線駆動信号を出力して信号線 1 8 を駆動する。走査線 1 9 には前記画像信号のタイミングに応じた走査信号が走査線駆動回路 1 5 より

供給され、走査線 1 9 が垂直走査される。

【 0 0 0 5 】

このようなアクティブマトリクス型液晶表示装置 1 0 1 は、画質が良好であることから、高画質が要求される携帯機器に使用されている。携帯機器では、高画質化と共に、バッテリー電力消費量を低減して使用時間を延長することへの要望が非常に強い。したがって、携帯機器に使用する画像表示装置では、低消費電力であることが必要である。前記アクティブマトリクス型液晶表示装置 1 0 1 は、液晶表示装置であるため電力消費量は少ないが、上記要望に沿うようにさらなる省電力化が求められている。

【 0 0 0 6 】

また、従来、アクティブマトリクス型液晶表示装置 1 0 1 は透過型が主流であった。しかしながら、今日では、反射型または反射／透過両用型のものが、携帯機器、特に携帯電話のような非常に小型の機器にも使用されつつある。これは、上記反射型等であっても色再現性に優れたものが開発されたことによる。さらには、上記反射型等では、透過型で必要であったバックライトが不要であること、またはバックライトが単に補助として使用されるのみであることから、バックライトでの極めて多量の電力消費が削減できるようになったためである。

【 0 0 0 7 】

バックライトの次に電力消費量が多い部分としては、信号線 1 8 に信号線駆動信号を供給する信号線駆動回路 1 1 1 が挙げられる。したがって、上記反射型等のアクティブマトリクス型液晶表示装置 1 0 1 では、信号線駆動回路 1 1 1 の省電力化が特に重要である。

【 0 0 0 8 】

信号線駆動回路 1 1 1 の省電力化を目的とした発明には、特許第 3 0 0 7 7 4 5 号公報に記載のものがある。この発明では、信号線駆動回路 1 1 1 内のバッファ回路の位置を工夫している。図 4 にはその信号線駆動回路 1 1 1 を示す。以下、同図にしたがってその構成について説明する。

【 0 0 0 9 】

1 1 2 はアクティブマトリクス型液晶表示装置 1 0 1 に表示される画像信号の

入力端子である。図4では、赤(R)、緑(G)、青(B)各6ビットの場合を示している。また、各色の画像信号をR0～R5、G0～G5およびB0～B5で示している。113はサンプリング・ラッチ回路であり、前記画像信号をサンプリングしてラッチし、次段のデコード回路114を制御する信号を出力する。114はデコード回路であり、前記サンプリング・ラッチ回路113でサンプリングされた画像信号の階調に基づいて、画像信号を次段の基準電圧選択回路115を制御する信号に、デコードテーブルを用いて変換する。115は基準電圧選択回路であり、入力される基準電圧をデコード回路114の出力に基づいて選択する。

【0010】

116は分圧回路であり、外部基準電源回路12から入力される第1基準電圧VB1をラダー抵抗36等で分圧する。この分圧回路116で分圧して作成された基準電圧を第2基準電圧VB2とする。第1基準電圧VB1および第2基準電圧VB2は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路117を介して前記基準電圧選択回路115に入力され、基準電圧選択回路115で選択される基準電圧となる。基準電圧選択回路115の出力は、出力バッファ回路118を介して信号線駆動回路111の出力端子119に出力される。したがって、この信号線駆動回路111では、分圧回路116を流れる電流を削減することにより、信号線駆動回路111全体の省電力化を図ることができる。

【0011】

【発明が解決しようとする課題】

しかしながら、前記従来のアクティブマトリクス型液晶表示装置101に用いられる信号線駆動回路111では、信号線駆動回路111内の一部の回路で消費される電流を削減することにより省電力化を図っていたに過ぎない。したがって、携帯機器の使用時間を延長するためにさらなる省電力化が望まれている。特に反射型または反射／透過両用型の表示装置では、従来電力消費量の大きいバックライトが不要であるかまたは補助的に使用されるのみであるため、信号線駆動回路111の省電力化が画像表示装置全体の省電力化に寄与する割合が非常に大き

い。

【 0 0 1 2 】

また、特に近年普及の一途をたどる携帯電話では、待ち受け時と通話時とにおいて携帯電話本体の消費電力が桁違いに異なる。したがって、必要な省電力化の程度がその使用状況に応じて大きく異なる。一般的な携帯電話の場合を例示すると、待ち受け時の消費電力は携帯電話全体で約 5 mW、通話時の消費電力は携帯電話全体で約 9 0 0 mW となる。したがって、携帯電話に使用される表示装置においても、上記の各使用状況において必要とされる省電力化の程度が異なる。

【 0 0 1 3 】

本発明は、上記問題点を解決するためになされたものであり、信号線駆動回路のさらなる省電力化を図るとともに、使用状況に応じて省電力化の程度を任意に選択できるマトリクス型表示装置の信号線駆動回路およびそれを用いた画像表示装置並びにその画像表示装置を搭載した携帯機器の提供を目的としている。

【 0 0 1 4 】

【課題を解決するための手段】

上記の課題を解決するために、本発明の信号線駆動回路は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された第 1 基準電圧を前記基準電圧選択回路に直接入力する基準電圧線を備えていることを特徴としている。

【 0 0 1 5 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【 0 0 1 6 】

本発明の信号線駆動回路は、画像信号の階調に応じ、信号線駆動回路に供給される複数の第 1 基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路を備えた信号線駆動回路において、前記第 1 基準電圧の少

なくとも2つの電圧間を分圧して得られる第2基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第1基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴としている。

【0017】

本発明に従えば、第1基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【0018】

本発明の信号線駆動回路は、画像信号の階調に応じ、信号線駆動回路に供給される複数の第1基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路を備えた信号線駆動回路において、前記第1基準電圧の少なくとも2つの電圧間を分圧して得られる第2基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第1制御信号により制御される第1スイッチを介して該バッファ回路に供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴としている。

【0019】

本発明に従えば、バッファの電源端子と供給電源間に第1制御信号で制御される第1スイッチを配置するため、バッファ出力の基準電圧を使用しない場合、該バッファに供給される電源を遮断し、信号線駆動回路内の不要な回路部を流れる電流を削減でき、信号線駆動回路の省電力化が図れる。

【0020】

ここで前記の不要な回路部には、バッファを構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せず、全バッファに共通した一つ回

路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【 0 0 2 1 】

上記の信号線駆動回路において、前記第 1 スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【 0 0 2 2 】

上記の構成によれば、画像信号の階調数に基づいて前記第 1 スイッチを制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 0 2 3 】

本発明の信号線駆動回路は、信号線駆動回路に供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路が設けられ、画像信号の階調に応じて信号線駆動信号を出力する信号線駆動回路において、該第 1 基準電圧と該分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けたことを特徴としている。

【 0 0 2 4 】

本発明に従えば、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に第 2 制御信号で制御される第 2 スイッチを配置するため、分圧回路で作成する第 2 基準電圧を使用しない場合、該分圧回路に供給される第 1 基準電圧を遮断し該分圧回路に流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れる。

【 0 0 2 5 】

上記の信号線駆動回路において、前記第 2 スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【 0 0 2 6 】

上記の構成によれば、画像信号の階調数に基づいて前記第 2 スイッチを制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 0 2 7 】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、該サンプリングされた信号に基づいて基準電圧を選択し信号線駆動信号を出力する基準電圧選択回路と、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路とを備えた信号線駆動回路において、前記デコード回路は、第3制御信号により制御されてデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることを特徴としている。

【 0 0 2 8 】

本発明に従えば、デコードテーブルを第3制御信号により変更できるデコード回路を配置するため、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができるので、画像信号の階調数が少ないとき、不要なデータバスに不必要な信号が伝播しその信号変化で流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れる。

【 0 0 2 9 】

また、信号線駆動回路に入力される画像信号を供給する画像信号供給回路等の出力についても不要なビットに対応する信号を一定電位に固定することができるため、前記信号線駆動回路と画像信号供給回路等との間のバスライン間のカップリングによる浮遊容量を充放電する必要が無く、不要な消費電力が削減できる。

【 0 0 3 0 】

上記の信号線駆動回路は、前記デコード回路は、画像信号の階調数に応じて制御される構成としてもよい。

【 0 0 3 1 】

上記の構成によれば、画像信号の階調数に基づいて前記デコード回路を制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 0 3 2 】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、信号線駆動回路に供給される複数の第1基準電圧の少なくとも2つの電圧間を分圧して第2基準電圧を得る分圧回路と、該第1基準電圧に基づいて得られる電

圧を選択し信号線駆動信号を出力する基準電圧選択回路とを備え、該第2基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を備え、サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、前記バッファ回路への電源を遮断する第1スイッチ、前記第1基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第2スイッチ、またはデコードテーブルを変更し前記基準電圧選択回路が基準電圧を選択するパターンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第1スイッチ、第2スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更されることを特徴としている。

【0033】

本発明に従えば、バッファの電源端子と供給電源間に配置された第1制御信号で制御される第1スイッチ、第2基準電圧を得る分圧回路に供給する第1基準電源と該分圧回路間に配置された第2制御信号で制御される第2スイッチ、または階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第3制御信号で制御できるデコード回路の少なくとも一つを備え、前記第1スイッチ、第2スイッチまたはデコード回路の少なくとも一つが画像信号の階調数に応じ制御されるので、信号線駆動回路の省電力化が図れる。

【0034】

更にもし前記第1スイッチ、第2スイッチおよびデコード回路全てを備え、画像信号の階調数に応じ前記第1スイッチ、第2スイッチおよびデコード回路の全てを制御すれば、より大きな信号線駆動回路の省電力化が図れる。

【0035】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、信号線駆動回路に供給される複数の第1基準電圧の少なくとも2つの電圧間を分圧して第2基準電圧を得る分圧回路と、該第1基準電圧に基づいて得られる電圧を選択し信号線駆動信号を出力する基準電圧選択回路とを備え、該第2基準電

圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を備え、前記サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、前記バッファ回路への電源を遮断する第1スイッチ、前記第1基準電圧と該分圧回路間に設置され該分圧回路へ供給される該基準電圧を遮断する第2スイッチ、およびデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第1基準電圧の数以下の場合、前記第1スイッチおよび第2スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなることを特徴としている。

【 0 0 3 6 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第1制御信号で制御される第1スイッチ、第2基準電圧を得る分圧回路に供給する第1基準電圧源と該分圧回路間に配置された第2制御信号で制御される第2スイッチ、および階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第3制御信号で制御できるデコード回路を備え、前記第1スイッチ、第2スイッチまたはデコード回路が画像信号の階調数に応じ制御され、画像信号の階調数が前記第1基準電圧の数以下の場合、第1スイッチおよび第2スイッチが共に遮断され、かつデコード回路が有効な画像信号に対応するビットのみで有効なデコードテーブルとなるので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができ、画像信号の階調数が第1基準電圧の数より多い場合より信号線駆動回路の省電力化が大いに図れる。

【 0 0 3 7 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第1基準電圧に基づいて得られる電圧を画像信号の階調に応じて選択し出力する基準電圧

選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第 1 基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴としている。

【 0 0 3 8 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線はバッファが不要であり回路面積の低減が図れると共に、不要バッファに流れていた電流を削減できる信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 0 3 9 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧に基づいて得られる電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第 1 制御信号により制御される第 1 スイッチを介して該バッファに供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力することを特徴としている。

【 0 0 4 0 】

本発明に従えば、バッファの電源端子と供給電源間に第 1 制御信号で制御される第 1 スイッチを配置するため、バッファ出力の基準電圧を使用しない場合、該バッファに供給される電源を遮断し、信号線駆動回路内の不要な回路部を流れる

電流を削減でき、信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 0 4 1 】

ここで前記の不要な回路部には、バッファを構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せず、全バッファに共通した一の回路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【 0 0 4 2 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第 1 基準電圧の少なくとも 2 つの電圧間を分圧して第 2 基準電圧を得る分圧回路が設けられ、画像信号の階調に応じて選択し出力する基準電圧選択回路を有し、前記信号線に信号線駆動信号を供給する信号線駆動回路とを備えた画像表示装置において、該第 1 基準電圧と該分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けたことを特徴としている。

【 0 0 4 3 】

本発明に従えば、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に第 2 制御信号で制御される第 2 スイッチを配置するため、分圧回路で作成する第 2 基準電圧を使用しない場合、該分圧回路に供給される第 1 基準電圧を遮断し該分圧回路に流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 0 4 4 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、画像信号をサンプリングするサンプリング回路、画像信号の階調に応じて選択し出力する基準電圧選択回路および該サンプリングされた信号に基づき基準電圧選択回路を制御するデコード回路を有し、前記基準電圧選択回路が前記信号線に信号線駆動信号を供給する信

号線駆動回路とを備えた画像表示装置において、前記デコード回路は、第3制御信号により制御されてデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更することを特徴としている。

【0045】

本発明に従えば、デコードテーブルを第3制御信号により変更できるデコード回路を配置するため、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができるので、画像信号の階調数が少ないとき、不要なデータバスに不必要な信号が伝播しその信号変化で流れる不要な電流を削減できるため、液晶表示装置の省電力化が図れる。

【0046】

また、信号線駆動回路に入力される画像信号を供給する画像信号供給回路等の出力についても不要なビットに対応する信号を一定電位に固定することができるため、前記信号線駆動回路と画像信号供給回路等との間のバスライン間のカップリングによる浮遊容量を充放電する必要が無く、不要な消費電力が削減できる。

【0047】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第1基準電圧の少なくとも2つの電圧間を分圧して第2基準電圧を得る分圧回路、電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路、画像信号をサンプリングするサンプリング回路および前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を有し、前記第2基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリング回路にてサンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に供給する信号線駆動回路とを備えた画像表示装置において、前記バッファ回路への電源を遮断する第1スイッチ、前記第1基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第2スイッチ、またはデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパター

ンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第1スイッチ、第2スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更されることを特徴としている。

【0048】

本発明に従えば、バッファの電源端子と供給電源間に配置された第1制御信号で制御される第1スイッチ、第2基準電圧を得る分圧回路に供給する第1基準電源と該分圧回路間に配置された第2制御信号で制御される第2スイッチ、または階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第3制御信号で制御できるデコード回路の少なくとも一つを備え、前記第1スイッチ、第2スイッチまたはデコード回路の少なくとも一つが画像信号の階調数に応じ制御されるので、画像表示装置の省電力化が図れる。更にもし前記第1スイッチ、第2スイッチおよびデコード回路全てを備え、画像信号の階調数に応じ前記第1スイッチ、第2スイッチおよびデコード回路の全てを制御すれば、より大きな画像表示装置の省電力化が図れる。

【0049】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、該走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、供給される複数の第1基準電圧の少なくとも2つの電圧間を分圧して第2基準電圧を得る分圧回路、電圧を画像信号の階調に応じて選択し出力する基準電圧選択回路、画像信号をサンプリングするサンプリング回路および前記サンプリングされた信号に基づき前記基準電圧選択回路を制御するデコード回路を有し、前記第2基準電圧は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記サンプリング回路にてサンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に供給する信号線駆動回路とを備えた画像表示装置において、前記バッファ回路への電源を遮断する第1スイッチ、前記第1基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第2スイッチ、および

デコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第 1 基準電圧の数以下の場合、前記第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなることを特徴としている。

【 0 0 5 0 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第 1 制御信号で制御される第 1 スイッチ、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に配置された第 2 制御信号で制御される第 2 スイッチ、および階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第 3 制御信号で制御できるデコード回路を備え、前記第 1 スイッチ、第 2 スイッチまたはデコード回路が画像信号の階調数に応じ制御され、画像信号の階調数が前記第 1 基準電圧の数以下の場合、第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路が有効な画像信号に対応するビットのみで有効なデコードテーブルとなるので、使用状況に応じ任意に画像表示装置の省電力の程度を選択することができ、画像信号の階調数が第 1 基準電圧の数より多い場合より画像表示装置の省電力化が大いに図れる。

【 0 0 5 1 】

上記の画像表示装置は、前記画像信号の階調数の変化に応じ、前記第 1 スイッチ、第 2 スイッチまたはデコード回路の少なくとも一つを制御し、駆動モードを任意に切り替える設定回路を有する構成としてもよい。

【 0 0 5 2 】

上記の構成によれば、画像信号の階調数により前記信号線駆動回路に備えられた前記第 1 スイッチ、第 2 スイッチおよび／またはデコード回路を、使用状況に応じ任意に制御できる設定回路を備えているので、駆動モードを任意に切り替えることができ、使用状況に応じて画像表示装置の省電力化が図れる。

【 0 0 5 3 】

本発明の携帯機器は、画像表示装置を有する携帯機器において、上記何れかの画像表示装置が搭載されていることを特徴としている。

【 0 0 5 4 】

上記の構成によれば、携帯機器は、前記画像表示装置が搭載されているので、該携帯機器の使用者が使用する状況、表示する画像信号の種類等により携帯機器の画像表示装置の駆動モードを変更し、必要に応じた省電力化が図れ、携帯機器のバッテリーの使用時間を延ばすことができる。

【 0 0 5 5 】

【発明の実施の形態】

〔実施の形態 1〕

本発明の実施の一形態を図 1 および図 2 に基づいて以下に説明する。

図 1 は、本発明の実施の一形態を示す信号線駆動回路 1 1 の回路図である。また、図 2 は、上記信号線駆動回路 1 1 を備えた、本発明の実施の一形態を示す画像表示装置としてのアクティブマトリクス型液晶表示装置 1 のブロック図である。

【 0 0 5 6 】

図 2 に示すように、アクティブマトリクス型液晶表示装置 1（以下、単に液晶表示装置 1 と称する）には、外部電源回路 2 および画像信号供給回路 3 が接続される。外部電源回路 2 は、液晶表示装置 1 を駆動するための電源を供給する回路であり、外部基準電源回路（基準電圧供給手段） 1 2、信号線駆動回路 1 1 およびその他の回路に電圧を供給する。画像信号供給回路 3 は、液晶表示装置 1 に表示する画像信号を供給する回路である。上記画像信号（R 0 ～ R 5 等）は、タイミング調整を行なうラッチ回路 1 3 を介して信号線駆動回路 1 1 に供給される。また、信号線駆動回路 1 1 には、後述のように、設定回路（制御手段） 1 4 から制御信号 S C 1 ～ S C 3 が入力される。

【 0 0 5 7 】

さらに、液晶表示装置 1 では、信号線駆動回路 1 1 に複数の信号線 1 8 が接続され、走査線駆動回路 1 5 に複数の走査線 1 9 が接続されている。また、画素電極 1 6 がマトリクス状に配置され、各画素電極 1 6 には T F T 1 7（Thin Film Transistor）等のアクティブ素子を介して信号線 1 8 と走査線 1 9 とが接続されている。これら複数の信号線 1 8 と複数の走査線 1 9 とは第 1 透明基板 2 0 上に備えられている。この第 1 透明基板 2 0 と対向する位置に配置された第 2 透明基

板（図示せず）には対向電極（図示せず）が備えられ、第1透明基板20と第2透明基板との間には液晶（図示せず）が封入されている。

【0058】

次に、図1に示した信号線駆動回路11の構成について説明する。

31は液晶表示装置1に表示される画像信号の入力端子である。図1では、画像信号が赤（R）、緑（G）、青（B）で各6ビット（R0等）の場合を示している。32はサンプリング・ラッチ回路であり、前記画像信号をサンプリングしてラッチし、次段のデコード回路33を制御する信号を出力する。33はデコード回路であり、前記サンプリング・ラッチ回路32でサンプリングされた画像信号の階調に基づいて、画像信号を次段の基準電圧選択回路34を制御する信号に、デコードテーブルを用いて変換する。34は基準電圧選択回路であり、入力される基準電圧をデコード回路33の出力に基づいて選択する。

【0059】

35は分圧回路であり、外部基準電源回路12から入力される第1基準電圧VB1をラダー抵抗36等で分圧する。この分圧回路35で第1基準電圧VB1を分圧して得られた電圧が第2基準電圧VB2となる。この第2基準電圧VB2は入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路37を介して前記基準電圧選択回路34に入力され、基準電圧選択回路34にて選択される基準電圧となる。基準電圧選択回路34の出力は、出力端子38に出力される。出力端子38は、図2に示した信号線18に接続され、その出力信号により信号線18を駆動する。なお、図1においては、信号線駆動回路11の出力本数をn（nは1以上の整数）本としている。

【0060】

以上に挙げた構成は、前記従来の技術で説明した図4に示す信号線駆動回路11の構成とほぼ同一であるが、本実施の形態の信号線駆動回路11は、さらに省電力化を図るため、以下の構成を備える。

【0061】

各バッファ回路37へ電源電圧を入力する電源線には、それぞれ第1スイッチ41（第1スイッチ41a、41b…）が設けられている。これら第1スイッチ

4 1 は、対応するバッファ回路 3 7 の電源線を個別に遮断／導通する。各第 1 スイッチ 4 1 の遮断／導通は、設定回路 1 4 から出力される第 1 制御信号 C S 1 により制御される。複数のバッファ回路 3 7 は、分圧回路 3 5 と基準電圧選択回路 3 4 との間に設けられ、分圧回路 3 5 のラダー抵抗 3 6 にて作られた第 2 基準電圧 V B 2 をインピーダンス変換して基準電圧選択回路 3 4 に供給する。

【 0 0 6 2 】

また、分圧回路 3 5 に第 1 基準電圧 V B 1 を供給する各電源線と各ラダー抵抗 3 6 との間には、第 2 スイッチ 4 2 （第 2 スイッチ 4 2 a、4 2 b …）が設けられている。これら第 2 スイッチ 4 2 は、対応するラダー抵抗 3 6 の電源線を個別に遮断／導通する。各第 2 スイッチ 4 2 の遮断／導通は、設定回路 1 4 から出力される第 2 制御信号 C S 2 により制御される。

【 0 0 6 3 】

さらに、第 1 基準電圧 V B 1 のレベルをそのまま基準電圧選択回路 3 4 に入力される基準電圧とする場合には、前記バッファ回路 3 7 を介することなく、第 1 基準電圧 V B 1 を基準電圧選択回路 3 4 に直接入力する。即ち、基準電圧選択回路 3 4 （階調選択回路）に入力される基準電圧の少なくとも一つは、第 1 基準電圧 V B 1 とされている（第 1 基準電圧 V B 1 がそのまま使用されている）。以下、この基準電圧を直結基準電圧と称する。

【 0 0 6 4 】

また、信号線駆動回路 1 1 に入力され、サンプリング・ラッチ回路 3 2 でサンプリングされた画像信号は、次段のデコード回路 3 3 にて基準電圧選択回路 3 4 を制御する信号にデコードされる。デコード回路 3 3 では、この際に使用するデコードテーブルを変更できるようになっている。以下、このような機能を可変デコードと称する。上記デコードテーブルの変更は、設定回路 1 4 から出力される第 3 制御信号 C S 3 により制御される。

【 0 0 6 5 】

上記のように、前記第 1 制御信号 C S 1、第 2 制御信号 C S 2 および第 3 制御信号 C S 3 は、設定回路 1 4 より出力される。設定回路 1 4 は、設定信号 M O により任意に信号線駆動回路 1 1 の駆動モードを設定、切替できる回路であり、例

えば、CMOSレベルの設定信号を入力し、その設定信号に基づいて駆動モードを選択する。そして、設定回路14は、信号線駆動回路11がその駆動モードに切り替わるように、前記第1制御信号CS1、第2制御信号CS2および第3制御信号CS3を信号線駆動回路11に出力する。これら各制御信号の出力線の本数は1本に限られることなく、その制御信号が制御する箇所の数により適宜決められる。したがって、各制御信号CS1、CS2、CS3の出力線は各々複数線で構成する場合もある。

【0066】

また、前記設定信号MOのレベルは、CMOSレベルにこだわることなくTTLレベルでもよく、また、差動入力形式としてもよい。さらに前記設定信号MOは、パラレル信号形式であってもよく、また、信号線の本数を削減するためにシリアル信号形式としてもよい。即ち、液晶表示装置1には、前記設定信号MO以外にも画像を表示するための画像信号やクロック（図示せず）等が入力されるため、これらの信号との組み合わせにより前記シリアル信号形式とすることも可能である。なお、図2の構成において、設定回路14は、信号線駆動回路11の外部に設けられているが、信号線駆動回路11の内部に集積することも可能である。

【0067】

また、本信号線駆動回路11においては、前記4個の要素である、第1スイッチ41、第2スイッチ42、直結基準電圧、あるいは可変デコードの少なくとも1個の要素を含んでいれば良く、例えばこれらのうちの任意の2ないし4個の要素を含んでいてもよい。前記4要素の中でどの要素を信号線駆動回路11の構成要素とするかは、信号線駆動回路11の回路規模（チップ面積）、所望の電力低減量、画像信号の階調数、または画像表示装置の駆動モードの種類等により適宜選択すればよい。次に上記各要素の動作を順次説明する。

【0068】

まず、第1スイッチ41は、信号線駆動回路11内で前記バッファ回路37への電源線を遮断／導通し、出力電圧が必要なバッファ回路37にのみに電源を供給する。前記電源線へは、図2に示す電源線PWを通じて外部電源回路2から電源電圧が供給される。このような構成により、表示するビット数が減少したため

に使用しなくなったバッファ回路 37 への電源供給を個々に遮断することができる。この結果、信号線駆動回路 11 は、必用最小限の電力で駆動が可能となり省電力化が実現できる。

【0069】

図 1 には、第 1 基準電圧 V_{B1} が 4 種類 ($V_{B1\max}$ 、 $V_{B1\min}$ 、 $V_{B1\max}$ と $V_{B1\min}$ との間の $V_{B1} \times 2$) 入力され、最大 64 階調表示ができる場合の信号線駆動回路 11 を例示している。この構成において、例えば画像信号の階調数が 4 (2 ビット) 以下の場合、信号線駆動回路 11 の外部 (外部基準電源回路 12) から第 1 基準電圧が 4 種類入力されているので、前記第 1 スイッチ 41 を遮断して全てのバッファ回路 37 に電源電圧を供給しない状態にしても表示には影響せず、かつバッファ回路 37 での消費電流 (消費電力) を削減できる。

【0070】

また、図 1 において、例えば画像信号数が 8 (3 ビット) の場合には、外部 (外部基準電源回路 12) から第 1 基準電圧が 4 種類入力されているので、残りの 4 階調分を分圧回路 35 で作成した第 2 基準電圧 V_{B2} で賄えばよい。したがって、バッファ回路 37 についても 4 個のバッファ回路 37 のみに電源電圧を供給すべく第 1 スイッチ 41 を導通すれば良く、残りの 56 個のバッファ回路 37 への電源電圧は遮断することができる。この結果、バッファ回路 37 のみにしてみれば、全てのバッファ回路 37 を動作させる場合と比較して、消費電流が約 $1/15$ ($=4/60$) となる。特に、携帯機器では常に 64 (6 ビット) 階調表示をする必要がなく、文字等のキャラクター表示の場合には前記 4 階調表示でも充分情報伝達が可能である。

【0071】

仮に表示する画像を切り替えて映像を表示する場合、第 1 スイッチ 41 を導通とすることにより 64 (6 ビット) 階調表示ができる。64 階調表示とすると、前記 4 階調表示の場合より消費電力量は多くなるものの、このような表示は短時間に多くの情報を取得したい場合のものであり、64 階調表示が長く続くことはない。また、64 階調表示では、表示部以外の部分もフルに稼働している状態であり、携帯機器全体に占める表示部の消費電力量が特に多くなることもない。し

たがって、信号線駆動回路 11、即ち液晶表示装置 1 では、使用する状況に応じて省電力への切り替えが可能であることは非常に有用である。

【0072】

次に、第 2 スイッチ 42 について説明する。図 1 に示す第 2 スイッチ 42 は、分圧回路 35 に供給する第 1 基準電圧 V_{B1} の基準電圧線（電圧供給線）39 と分圧回路 35 を構成するラダー抵抗 36 との間に設置されている。通常、第 1 基準電圧 V_{B1} の種類の数（基準電圧線 39 の数）は、信号線駆動回路 11 で必要とされる基準電圧の種類の数よりも少ない。これは、仮に信号線駆動回路 11 で必要とされる基準電圧の種類全てを第 1 基準電圧 V_{B1} で供給すると、信号線駆動回路 11 へ供給する基準電圧線 39 の本数が非常に多くなり配線が困難となるからである。

【0073】

例えば、図 1 に示す 64（6 ビット）階調表示の場合、仮に第 1 基準電圧 V_{B1} 用として 64 本もの基準電圧線 39 を配線すると、画像表示装置（液晶表示装置 1）自体が大きくなる。このため、携帯機器のように小型化が要求される装置では実現困難である。したがって、図 1 に示すように、画像信号が 64 階調（6 ビット）の場合、第 1 基準電圧 V_{B1} の基準電圧線 39 は 4 本程度にとどめ、残りの 60 階調分は、第 1 基準電圧 V_{B1} に基づき分圧回路 35 にて作成した第 2 基準電圧 V_{B2} にて補う。

【0074】

分圧回路 35 は、本実施の形態においてラダー抵抗 36 で構成され、その抵抗比で第 2 基準電圧 V_{B2} を作成している。基本的には第 1 基準電圧 V_{B1} の最大電圧 $V_{B1\max}$ と最小電圧 $V_{B1\min}$ との 2 種の電圧から作成することができる。この場合、第 2 基準電圧 V_{B2} の値は必ずしも所望の値とはならない。それは前記 2 種の電圧から分圧比のみで第 2 基準電圧 V_{B2} を作ると、電圧レベルの微調整ができないからである。この問題に対処するため、第 1 基準電圧 V_{B1} として 2 種以上の電圧を入力する。即ち、最大電圧値 $V_{B1\max}$ と最小電圧値 $V_{B1\min}$ との間の電圧（最大最小間電圧）の 2 種類（異なる 2 値の電圧）以上を、第 1 基準電圧 V_{B1} として入力する。

【 0 0 7 5 】

図 1 の構成では、前記最大最小間電圧の第 1 基準電圧 V_{B1} として 2 種類の基準電圧 V_{B1} を入力し、第 1 基準電圧 V_{B1} として計 4 種類の電圧を分圧回路 35 に供給する。このようにすると、さらに所望の値の第 2 基準電圧 V_{B2} を得易くなる。第 1 基準電圧 V_{B1} の前記最大最小間電圧の数は、図 1 に示した 2 種に限らず、機器により適宜選択すればよく、その数が仮に 0 であっても機器によっては使用可能な場合もある。

【 0 0 7 6 】

信号線駆動回路 11 では、前記の各第 1 基準電圧 V_{B1} を供給する基準電圧線 39 と前記分圧回路 35 の各ラダー抵抗 36 との間に、前記第 2 スイッチ 42 が図 1 に示すように設置されている。特に、最大電圧値 V_{B1max} を供給する基準電圧線 39 とラダー抵抗 36 との間に設置する第 2 スイッチ 42 (第 2 スイッチ 42 a)、および最小電圧値 V_{B1min} を供給する基準電圧線 39 とラダー抵抗 36 との間に設置する第 2 スイッチ 42 (第 2 スイッチ 42 b) は、次の理由により省電力化に有効である。

【 0 0 7 7 】

即ち、異なる第 1 基準電圧 V_{B1} (基準電圧線 39) 間には電位差が存在するため、分圧回路 35 には電流が流れることになる。この電流は、分圧回路 35 にて生成する第 2 基準電圧 V_{B2} を液晶の表示用電圧として使用する場合には必要である一方、使用しない場合には不要である。そこで、スイッチ回路 42 a ~ 42 f により上記電流の通電／遮断を制御すれば、消費電力を低減することができる。この場合、最大電圧値 V_{B1max} および最小電圧値 V_{B1min} は、分圧回路 35 に対して必ず入力される電圧であるから、これら電圧を供給する基準電圧線 39 とラダー抵抗 36 との間に設置される第 2 スイッチ 42 a、42 b は、省電力化に有効なものであり、重要なものとなっている。

【 0 0 7 8 】

仮に第 1 基準電圧 V_{B1} が最大電圧値 V_{B1max} と最小電圧値 V_{B1min} との 2 種のみであった場合、前記第 2 スイッチ 42 a および 42 b は必須となる。また、最大電圧値 V_{B1max} および最小電圧値 V_{B1min} 以外の最大最小間電圧の

第 1 基準電圧 V_{B1} を供給する基準電圧線 3 9 とラダー抵抗 3 6 との間の第 2 スイッチ 4 2 c、4 2 d、4 2 e、4 2 f も省電力化に寄与する。

【 0 0 7 9 】

これら第 2 スイッチ 4 2 を制御する第 2 制御信号 $CS2$ は、画像信号の階調数に応じて各第 2 スイッチ 4 2 の遮断／導通を制御する。この場合、ラダー抵抗 3 6 へ第 1 基準電圧 V_{B1} の基準電圧線 3 9 から流れる電流経路を遮断するように、第 2 スイッチ 4 2 a および 4 2 b を個別に制御してもよい。

【 0 0 8 0 】

例えば、図 1 の構成において、画像信号の階調数が 4 のとき、第 2 スイッチ 4 2 c ～ 4 2 f のみを遮断してもラダー抵抗 3 6 に流れる電流を遮断することができる。また、第 2 スイッチ 4 2 a および 4 2 b のみを遮断したときも、第 1 基準電圧 V_{B1} の最大最小間電圧の基準電圧線 3 9 同士間には、一部電流がラダー抵抗 3 6 を介して流れる。しかしながら、第 1 基準電圧 V_{B1} の最大電圧値 $V_{B1\max}$ の基準電圧線 3 9 と最小電圧値 $V_{B1\min}$ の基準電圧線 3 9 との間には、ラダー抵抗 3 6 を介して電流が流れないため、省電力化に寄与する。もちろん、第 1 基準電圧 V_{B1} が最大電圧値 $V_{B1\max}$ と最小電圧値 $V_{B1\min}$ との 2 種類のみ有的时候には、第 2 スイッチ 4 2 a および 4 2 b を遮断してラダー抵抗 3 6 に流れる電流を削減し、信号線駆動回路 1 1 の省電力化を図る。

【 0 0 8 1 】

次に、第 1 基準電圧 V_{B1} のレベルをそのまま基準電圧選択回路 3 4 に入力する、直結基準電圧構成について説明する。

信号線駆動回路 1 1 に入力される第 1 基準電圧 V_{B1} は、その電圧値そのものが基準電圧選択回路 3 4 に入力される基準電圧となる。第 1 基準電圧 V_{B1} は、外部基準電源回路 4 から供給されるため、該電圧をインピーダンスの低い電圧源とすることによって、前記バッファ回路 3 7 を介さず直接基準電圧選択回路 3 4 に入力した場合にも、負荷の変化に対する電圧変動が少なく、画像表示に影響を与えることはない。したがって、直結基準電圧構成を有する信号線駆動回路 1 1 では、外部基準電源回路 4 から基準電圧選択回路 3 4 へ直接入力される第 1 基準電圧 V_{B1} の数だけバッファ回路 3 7 を削減でき、省電力化と省スペースに寄与す

る。

【0082】

また、仮に2階調表示をする場合、第1基準電圧 V_{B1} の最大電圧値 V_{B1max} および最小電圧値 V_{B1min} のみが必要であり、第1基準電圧 V_{B1} の前記最大最小間電圧は必要ない。したがって、この場合には外部基準電源回路12からの前記最大最小間電圧に基づく第2基準電圧 V_{B2} を出力するバッファ回路37の動作を停止することにより、消費電力をシステムとしてさらに低減することができる。また、第1基準電圧 V_{B1} の前記最大最小間電圧を外部基準電源回路4から入力しないようにすれば、第2スイッチ42dおよび42eを設置しなかった場合でもラダー抵抗36に流れる電流を削減して省電力化が図れる。

【0083】

次に可変デコード構成を有するデコード回路33について説明する。
デコード回路33は、前段のサンプリング・ラッチ回路32でサンプリングされたデータ（サンプリングデータ）を、次段の基準電圧選択回路34を制御する信号（制御信号）に変換する機能を有する。この点に関しては、従来の構成を示す図4におけるデコード回路114と同様である。しかしながら、本実施の形態のデコード回路33は、前記制御信号への前記サンプリングデータの変換形式を第3制御信号 $CS3$ により切り替えられる機能を有する点でデコード回路114と相違する。具体的には、信号変換に用いる変換用のデコードテーブルを第3制御信号により切り替えられる構成（可変デコード）となっている。

【0084】

例えば、画像信号が64階調（6ビット）の信号であった場合（以下、6ビットモードと称する）、デコードテーブルでの変換関係は、表1のようになる。表1では、一例として、画像信号 $R0 \sim R5$ の6ビットの信号が入力され、この画像信号の階調数が順次変化するに従ってデコード回路33の次段の基準電圧選択回路34を制御し、信号線駆動回路11が出力する信号電圧（以下、信号線駆動信号と称する）を変化させる様子を示す。

【0085】

この場合、第1基準電圧 V_{B1} として信号線駆動回路11に入力される電圧を

順番に V_0 、 V_1 、 V_2 、 V_3 の 4 種類としており、基準電圧選択回路 34 は、この第 1 基準電圧 V_{B1} および第 1 基準電圧 V_{B1} を分圧して得られた電圧（表中の出力電圧の欄には、電圧の差と分数の積とで示す）を用いて信号線駆動信号を出力する。

【0086】

なお、図 1 では、デコード回路 33 と、基準電圧選択回路 34 との間の制御信号線を 1 本の線で示している。しかしながら、この線は、対応する基準電圧選択回路 34 のスイッチを駆動させるビット数分存在することを意味しており、必ずしも制御信号線が 1 本であるとは限らない。このように、64 階調を表示する場合には、信号線駆動信号も 64 種類出力され、画像信号の階調数に対応する画像表示ができる。

【0087】

【表 1】

階調 データ	入力						出力	
	R5	R4	R3	R2	R1	R0	信号線駆動信号出力電圧	
0	0	0	0	0	0	0	V0	31
1	0	0	0	0	0	1	V1+(V0-V1)×20/21	32
2	0	0	0	0	1	0	V1+(V0-V1)×19/21	33
3	0	0	0	0	1	1	V1+(V0-V1)×18/21	34
4	0	0	0	1	0	0	V1+(V0-V1)×17/21	35
5	0	0	0	1	0	1	V1+(V0-V1)×16/21	36
6	0	0	0	1	1	0	V1+(V0-V1)×15/21	37
7	0	0	0	1	1	1	V1+(V0-V1)×14/21	38
8	0	0	1	0	0	0	V1+(V0-V1)×13/21	39
9	0	0	1	0	0	1	V1+(V0-V1)×12/21	40
10	0	0	1	0	1	0	V1+(V0-V1)×11/21	41
11	0	0	1	0	1	1	V1+(V0-V1)×10/21	42
12	0	0	1	1	0	0	V1+(V0-V1)×9/21	43
13	0	0	1	1	0	1	V1+(V0-V1)×8/21	44
14	0	0	1	1	1	0	V1+(V0-V1)×7/21	45
15	0	0	1	1	1	1	V1+(V0-V1)×6/21	46
16	0	1	0	0	0	0	V1+(V0-V1)×5/21	47
17	0	1	0	0	0	1	V1+(V0-V1)×4/21	48
18	0	1	0	0	1	0	V1+(V0-V1)×3/21	49
19	0	1	0	0	1	1	V1+(V0-V1)×2/21	50
20	0	1	0	1	0	0	V1+(V0-V1)×1/21	51
21	0	1	0	1	0	1	V1	52
22	0	1	0	1	1	0	V2+(V1-V2)×20/21	53
23	0	1	0	1	1	1	V2+(V1-V2)×19/21	54
24	0	1	1	0	0	0	V2+(V1-V2)×18/21	55
25	0	1	1	0	0	1	V2+(V1-V2)×17/21	56
26	0	1	1	0	1	0	V2+(V1-V2)×16/21	57
27	0	1	1	0	1	1	V2+(V1-V2)×15/21	58
28	0	1	1	1	0	0	V2+(V1-V2)×14/21	59
29	0	1	1	1	0	1	V2+(V1-V2)×13/21	60
30	0	1	1	1	1	0	V2+(V1-V2)×12/21	61
								62
								63

【0088】

次に、画像信号がグラフィック表示の場合のように、階調数が16階調（4ビ

ット) となった場合 (以下、4 ビットモードと称する) のデコード回路 3 3 におけるデコードテーブルの変換関係を表 2 に示す。これは、デコードテーブルの変換形式を画像信号の階調数に応じて切り替えた場合のものである。この場合、入力される画像信号のバスライン数は、前記 6 ビットモードの場合と同様 6 本であるが、画像信号の下位 2 ビット、即ち画像信号の下位 2 ビットに対応するバスラインの信号は 0 または 1 に固定されている。ここでは 0 に固定されている場合を示す。したがって、階調表現は上位 4 ビットを使用して行なわれる。

【 0 0 8 9 】

このように階調変化に必要なビットに対応するバスライン (この場合は上位 4 ビット) にのみ信号変化を伝え、残りのビットに対応するバスライン (この場合は下位 2 ビット) は、0 に固定することで、前記バスライン信号 (この場合下位 2 ビットに対応するバスライン信号) 間のカップリングによる浮遊容量を充放電させる必要がなくなり、不要な消費電力を削減できる。

【 0 0 9 0 】

仮にデコードテーブルが表 1 のままで 1 6 階調 (4 ビット) 表示を行なった場合、下位 2 ビットの部分も信号変化することになり、前記浮遊容量の充放電が全バスラインに渡って生じる。このため、階調数を下げただけでは省電力効果が不十分である。

【 0 0 9 1 】

上記のように、デコード回路 3 3 では、デコードテーブルを階調数に合わせて切り替えるので、より多くの省電力効果を得ることができる。

【 0 0 9 2 】

【表 2】

階調 データ	入力						出力
	R5	R4	R3	R2	R1	R0	信号線駆動信号出力電圧
0	0	0	0	0	0	0	V0
1	0	0	0	1	0	0	$V1 + (V0 - V1) \times 17 / 21$
2	0	0	1	0	0	0	$V1 + (V0 - V1) \times 13 / 21$
3	0	0	1	1	0	0	$V1 + (V0 - V1) \times 9 / 21$
4	0	1	0	0	0	0	$V1 + (V0 - V1) \times 5 / 21$
5	0	1	0	1	0	0	$V1 + (V0 - V1) \times 1 / 21$
6	0	1	1	0	0	0	$V2 + (V1 - V2) \times 18 / 21$
7	0	1	1	1	0	0	$V2 + (V1 - V2) \times 14 / 21$
8	1	0	0	0	0	0	$V2 + (V1 - V2) \times 10 / 21$
9	1	0	0	1	0	0	$V2 + (V1 - V2) \times 6 / 21$
10	1	0	1	0	0	0	$V2 + (V1 - V2) \times 2 / 21$
11	1	0	1	1	0	0	$V3 + (V2 - V3) \times 19 / 21$
12	1	1	0	0	0	0	$V3 + (V2 - V3) \times 15 / 21$
13	1	1	0	1	0	0	$V3 + (V2 - V3) \times 11 / 21$
14	1	1	1	0	0	0	$V3 + (V2 - V3) \times 7 / 21$
15	1	1	1	1	0	0	V3

【0 0 9 3】

さらに、画像信号の階調数が、文字表示の場合のように、2 階調（1 ビット）となった場合（以下、1 ビットモードと称する）のデコードテーブルの変換関係を表 3 に示す。これは、同様に、デコードテーブルの変換形式を画像信号の階調数に応じて切り替えた場合のものである。この場合、入力される画像信号のバスライン数は、前記 1 3 ビットモードの場合と同様 6 本であるが、画像信号の下位 5 ビット、即ち画像信号の下位 5 ビットに対応するバスラインの信号は 0 または 1 に固定されている。ここでは 0 に固定されている場合を示す。したがって、階調表現は上位 1 ビットを使用して行なわれる。

【0 0 9 4】

このように、階調変化に必要なビットに対応するバスライン（この場合は上位 1 ビット）にのみ信号変化を伝え、残りのビットに対応するバスライン（この場合は下位 5 ビット）は、0 に固定することで、前記バスライン信号（この場合、下位 5 ビットに対応するバスライン信号）間のカップリングによる浮遊容量を充放電させる必要が無くなり、不要な消費電力を削減できる。

【0 0 9 5】

【表 3】

階調 データ	入力						出力
	R5	R4	R3	R2	R1	R0	信号線駆動信号出力電圧
0	0	0	0	0	0	0	V0
1	1	0	0	0	0	0	V3

【0096】

前記の通り、本実施の形態の信号線駆動回路 11 では、デコード回路 33 において可変デコードを行うことにより、大きな省電力効果を奏する。デコードテーブルの変換方法は、メモリにソフトウェアで書き込んでも良いし、また、ある程度各種の仕様が決定されていれば、デコード回路の一部としてハードウェアで作成しても良い。さらに、本実施の形態では、最大階調数が R0～R5 の 6 ビットの場合を例示したが、もちろん仕様により最大階調数を 8 ビットにしたり、4 ビットにしても良く、デコードテーブルの数も本例のように 3 種類に限る必要はない。また、赤、緑、青の信号において、それぞれ異なったデコードテーブルにすることも可能であり、微妙な階調表現を制御することもできる。

【0097】

また、前記第 3 制御信号 CS3 は、原則として信号線駆動回路 11 に入力される画像信号の階調数に対応して制御されるが、必ずしも画像信号の階調数に対応しなくてもよい。例えば、信号線駆動回路 11 に入力される画像信号が 16 階調（4 ビット）の場合、省電力を希望し、かつ画像をラフにさえ確認できればよい場合には、デコードテーブルを前記表 3 の変換形式に切り替えて強制的に 2 階調表示とすることもできる。この場合、省電力効果の程度は若干下がるものの、なお省電力効果を得ることができる。これは、表示する画像が文字のようなキャラクタが多い画像である場合等に有効である。このような駆動方式によれば、省電力化が図れるとともに表示内容も所望の程度で認識することができる。

【0098】

デコードテーブルの変換形式の切り替えのための制御信号 CS1～CS3 は、設定回路 14 が出力する。この設定回路 14 には数種類の設定信号 MO が入力される。これら設定信号 MO は信号線駆動回路 11 の省電力のための前記各駆動モードを任意に設定するための信号である。設定信号 MO はパラレルで入力されて

もよく、また、設定信号線の本数を削減するために、シリアルで入力されてもよい。

【 0 0 9 9 】

設定回路 1 4 は一般的な論理回路等で構成され、また、設定回路 1 4 に入力する設定信号 M O も論理信号とするのが一般的である。設定回路 1 4 内の回路構成は、設計的な事項として各信号線駆動回路 1 1 を設計する際に省電力化の規模を考慮して検討されるが、少なくとも入力される前記設定信号 M O をラッチする手段を設けることが望ましい。例えば垂直ブランキング期間中にラッチすることにより、一時的な異常表示を防止できる。また、設定回路 1 4 は信号線駆動回路 1 1 に内蔵する構成としてもよいが信号線駆動回路 1 1 の外部に構成してもよい。

【 0 1 0 0 】

〔実施の形態 2〕

本発明の実施の他の形態を以下に説明する。ここでは、前記実施の形態 1 で説明した信号線駆動回路 1 1 を画像表示装置等に用いた応用例について説明する。

【 0 1 0 1 】

図 2 は、本実施の形態の画像表示装置としての液晶表示装置 1 の構成図である。信号線駆動回路 1 1 の内部構成は前記実施の形態 1 で説明したとおりである。また、液晶表示装置 1 は、前記実施の形態 1 で一部説明したように、信号線駆動回路 1 1 の省電力化の程度を決める駆動モードを任意に選択できる設定回路 1 4 を備える。この設定回路 1 4 の出力信号が、前記第 1、第 2、第 3 制御信号 C S 1、C S 2、C S 3 となる。図 2 では設定回路 1 4 を信号線駆動回路 1 1 と分離して記載したが、両回路を一つの回路に集積することも可能である。このような構成により前記実施の形態 1 で説明したように信号線駆動回路 1 1 の駆動モードを画像信号の階調数と独立して設定することができるため、駆動モードの設定変更が容易である。もちろん画像信号の階調数と設定回路 1 4 の設定を適宜連動させることも可能である。

【 0 1 0 2 】

デコード回路 3 3 での前記可変デコードにおいて、画像信号の下位ビット、即ち画像信号の下位ビットに対応するバスラインの信号を 0 に固定するのは、図 2

示す画像信号供給回路 3 の出力信号（画像信号）に基づいて行われる。したがって信号線駆動回路 1 1 と画像信号供給回路 3 等との間のバスライン間浮遊容量における充放電が無くなり、不要な消費電力を削減することができる。

【 0 1 0 3 】

また、特にアクティブマトリクス型液晶表示装置について、従来透過型が主であった頃は、該装置に搭載されるバックライトの消費電力が大きく、信号線駆動回路 1 1 で消費される消費電力はさほど問題とならなかった。しかしながら、近年、色再現性の優れた反射型または反射／透過両用のアクティブマトリクス型液晶表示装置が開発され、携帯機器に多く採用されている。このような表示装置では、電力消費の大きかったバックライトを搭載しないか、またはバックライトを補助的にしか使用しない。このため画像表示装置全体に占める信号線駆動回路 1 1 での消費電力量が大きな割合を占めている。このように反射型または反射／透過両用型の画像表示装置において、本実施の形態の信号線駆動回路 1 1 を用いて画像表示装置を構成すると、画像表示装置の省電力化が大いに図れる。また、省電力の駆動モードを任意に設定できるので、使用者にとって使いやすい。

【 0 1 0 4 】

以上、アクティブマトリクス型液晶表示装置を例示して説明したが、本実施の形態の信号線駆動回路 1 1 およびそれを用いた画像表示装置は、単純マトリクス液晶、E L、P D P その他の電子表示装置全般に使用できる。

【 0 1 0 5 】

次に、本実施の形態の画像表示装置を携帯機器に応用した場合について説明する。

携帯機器は、電池等のバッテリーを電源として駆動されており、該機器の表示部分として使用される画像表示装置も大いに省電力化が望まれる。本実施の形態の信号線駆動回路 1 1 を用いた画像表示装置を前記携帯機器の表示部分に適用することにより、該携帯機器全体の省電力化が図れ、また、該機器の使用状況に応じて前記画像表示装置の省電力の程度を設定することができ、前記携帯機器のバッテリー電力消費量を全体として低減し使用時間の延長を図ることができる。

【 0 1 0 6 】

このように本実施の形態に示した構成は、携帯電話、携帯端末、PDA、携帯ゲーム機、携帯TV、リモコンおよびノートPC、携帯表示器等の低消費電力が必要な携帯機器に広く使用できる。

【0107】

以上のように、本発明の信号線駆動回路は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された第1基準電圧を前記基準電圧選択回路に直接入力する基準電圧線を備えている構成である。

【0108】

本発明に従えば、第1基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【0109】

本発明の信号線駆動回路は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力するバッファ回路と、前記基準電圧供給手段から入力された第1基準電圧を前記基準電圧選択回路に直接入力する基準電圧線とを備えている構成である。

【0110】

本発明に従えば、第1基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【0111】

本発明の信号線駆動回路は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路と、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通するスイッチとを備えている構成である。

【0112】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線に、電源線を遮断／導通するスイッチが配置されているため、バッファ回路出力の基準電圧を使用しない場合、該バッファ回路に供給される電源電圧を遮断できる。これにより、信号線駆動回路内の不要な回路部を流れる電流を削減でき、信号線駆動回路の省電力化が図れる。

【0113】

ここで前記の不要な回路部には、バッファ回路を構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せずに全バッファ回路に共通した一つ回路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【0114】

上記の信号線駆動回路において、前記の各スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【0115】

上記の構成によれば、画像信号の階調数に基づいて前記スイッチが制御されるので、使用状況に応じて任意に信号線駆動回路の省電力の程度を選択することができる。

【0116】

本発明の信号線駆動回路は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選

択回路を備えた信号線駆動回路において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通するスイッチとを備えている構成である。

【0117】

本発明に従えば、第2基準電圧を生成する分圧回路に第1基準電圧を供給する電源線に、この電源線を遮断／導通するスイッチが配置されるため、分圧回路で生成する第2基準電圧を使用しない場合、該分圧回路に供給される第1基準電圧を遮断できる。これにより、該分圧回路に流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れる。

【0118】

上記の信号線駆動回路において、前記スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【0119】

上記の構成によれば、画像信号の階調数に基づいて前記スイッチが制御されるので、使用状況に応じて任意に信号線駆動回路の省電力の程度を選択することができる。

【0120】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路と、前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路とを備えた信号線駆動回路において、前記デコード回路が、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成である。

【0121】

本発明に従えば、デコード回路で使用するデコードテーブルを切り替え可能であるので、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができる。これにより、画像信号の階調数が少ないときには、不要

なデータバスに不要な信号が供給されることがなく、この不要な信号によりデータバスに流れる不要な電流を削減できる。この結果、信号線駆動回路の省電力化が図れる。

【 0 1 2 2 】

また、信号線駆動回路に画像信号を供給する画像信号供給回路等の出力についても、不要なビットに対応する信号を一定電位に固定することができる。このため、信号線駆動回路と前記画像信号供給回路等との間のバスライン間のカップリングによる浮遊容量を充放電する必要が無く、これによっても不要な消費電力が削減できる。

【 0 1 2 3 】

上記の信号線駆動回路において、複数の前記デコードテーブルでは、前記基準電圧選択回路から出力される電圧の数が複数の前記デコードテーブル間で互いに異なる数となるように、前記サンプリング信号から前記制御信号への変換が設定されている構成としてもよい。

【 0 1 2 4 】

即ち、複数の前記デコードテーブルは、それらデコードテーブルから得られた制御信号に基づいて前記基準電圧選択回路から電圧（信号線駆動信号）が出力されたときに、複数の前記デコードテーブル間で前記出力電圧の数（種類）が互いに異なるように設定されている構成としてもよい。

【 0 1 2 5 】

上記の構成によれば、前記複数のデコードテーブルが適宜切り替えられることにより、データバスへの不要な信号の出力を確実に防止できる。

【 0 1 2 6 】

上記の信号線駆動回路は、前記デコードテーブルの切り替えが画像信号の階調数に応じて制御される構成としてもよい。

【 0 1 2 7 】

上記の構成によれば、画像信号の階調数に基づいて前記デコードテーブルの切り替えが行なわれるので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 1 2 8 】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路と、前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路とを備え、サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路とを備えるとともに、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通する第1スイッチと、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通する第2スイッチと、前記デコード回路が、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とのうちの少なくとも一つを備え、画像信号の階調に応じて前記第1スイッチと第2スイッチとの少なくとも一方の遮断／導通が制御されるか、または前記デコード回路において使用されるデコードテーブルが画像信号の階調に応じたものに切り替えられる構成である。

【 0 1 2 9 】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線を遮断／導通する第1スイッチと、第1基準電圧を分圧回路に供給する電源線を遮断／導通する第2スイッチと、デコード回路が、デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とのうちの少なくとも一つが備えられている。そして、画像信号の階調に応じて、第1スイッチと第2スイッチとの少なくとも一方の遮断／導通の制御、または使用されるデコードテーブルの切り替えが行なわれる。これにより、信号線駆動回路の省電力化が図れる。

【 0 1 3 0 】

さらに、信号線駆動回路が、前記第1スイッチ、第2スイッチおよび前記デコード回路の全てを備えており、画像信号の階調数に応じて、前記第1スイッチ、

第2スイッチおよびデコード回路の全てを制御する場合には、信号線駆動回路のより大きな省電力化が図れる。

【0131】

本発明の信号線駆動回路は、画像信号をサンプリングするサンプリング回路と、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路と、前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路とを備え、サンプリングされた信号の階調に応じた信号線駆動信号を出力する信号線駆動回路において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路とを備えるとともに、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通する第1スイッチと、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通する第2スイッチと、前記デコード回路が、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とを備え、前記画像信号の階調数が前記基準電圧供給手段から入力される基準電圧の数以下の場合に、前記第1スイッチおよび第2スイッチが共に遮断され、かつ前記デコード回路において使用されるデコードテーブルが画像信号の階調数に応じたものとなるように切り替えられる構成である。

【0132】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線を遮断／導通する第1スイッチと、第1基準電圧を前記分圧回路に供給する電源線を遮断／導通する第2スイッチと、デコード回路の使用するデコードテーブルを切り替え可能である構成とが備えられている。そして、第1スイッチ、第2スイッチまたはデコード回路が画像信号の階調数に応じて制御され、画像信号の階調数が第1基準電圧の数以下の場合、第1スイッチおよび第2スイッチが共に遮断され、かつデコード回路において使用されるデコードテーブルが画像信号の階調数に応じた

ものとなるように切り替えられる。即ち、デコードテーブルは、有効な画像信号に対応するビットのみで有効なデコードテーブルに切り替えられる。

【 0 1 3 3 】

これにより、使用状況に応じて任意に信号線駆動回路の省電力の程度を選択することができ、画像信号の階調数が第 1 基準電圧の数より多い場合より信号線駆動回路の省電力化が大いに図れる。

【 0 1 3 4 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を前記信号線に信号線駆動信号として出力する基準電圧選択回路を有する信号線駆動回路とを備えた画像表示装置において、外部の基準電圧供給手段から入力された少なくとも 2 つの第 1 基準電圧の間の電圧を分圧して第 2 基準電圧を生成する分圧回路と、入力インピーダンスが大きかつ出力インピーダンスが小さく、前記第 2 基準電圧を入力し、かつ前記基準電圧選択回路に出力するバッファ回路と、前記基準電圧供給手段から入力された第 1 基準電圧を前記基準電圧選択回路に直接入力する基準電圧線とを備えている構成である。

【 0 1 3 5 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、画像表示装置の省電力化が図れる。

【 0 1 3 6 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を前記信号線に信号線駆動信号として出力する基準電圧選択回路を有する信号線駆動回路とを備えた

画像表示装置において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きいかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路と、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通するスイッチと、前記スイッチの遮断／導通を制御する制御手段とを備えている構成である。

【0137】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線に、電源線を遮断／導通するスイッチが配置されているため、バッファ回路出力の基準電圧を使用しない場合、該バッファ回路に供給される電源電圧を遮断できる。これにより、信号線駆動回路内の不要な回路部を流れる電流を削減でき、画像表示装置の省電力化が図れる。

【0138】

ここで前記の不要な回路部には、バッファ回路を構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せずに全バッファ回路に共通した一つ回路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【0139】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を前記信号線に信号線駆動信号として出力する基準電圧選択回路を有する信号線駆動回路とを備えた画像表示装置において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通するスイッチと、前記スイッチの遮断／導通を制御する制御手段とを備えている構成である。

【 0 1 4 0 】

本発明に従えば、第2基準電圧を生成する分圧回路に第1基準電圧を供給する電源線に、この電源線を遮断／導通するスイッチが配置されるため、分圧回路で生成する第2基準電圧を使用しない場合、該分圧回路に供給される第1基準電圧を遮断できる。これにより、該分圧回路に流れる不要な電流を削減できるため、画像表示装置の省電力化が図れる。

【 0 1 4 1 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、画像信号をサンプリングするサンプリング回路、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路、および前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信号線駆動信号として前記信号線に出力する基準電圧選択回路を有する信号線駆動回路とを備えた画像表示装置において、前記デコード回路は、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能であり、さらに、前記デコード回路で使用するデコードテーブルを切り替える制御手段を備えている構成である。

【 0 1 4 2 】

本発明に従えば、デコード回路で使用するデコードテーブルを切り替え可能であるので、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができる。これにより、画像信号の階調数が少ないときには、不要なデータバスに不要な信号が供給されることがなく、この不要な信号によりデータバスに流れる不要な電流を削減できる。この結果、画像表示装置の省電力化が図れる。

【 0 1 4 3 】

また、信号線駆動回路に画像信号を供給する画像信号供給回路等の出力についても、不要なビットに対応する信号を一定電位に固定することができる。このため、信号線駆動回路と前記画像信号供給回路等との間のバスライン間のカップリ

ングによる浮遊容量を充放電する必要が無く、これによっても不要な消費電力が削減できる。

【 0 1 4 4 】

上記の画像表示装置において、複数の前記デコードテーブルでは、前記基準電圧選択回路から出力される電圧の数が複数の前記デコードテーブル間で互いに異なる数となるように、前記サンプリング信号から前記制御信号への変換が設定されている構成としてもよい。

【 0 1 4 5 】

上記の構成によれば、前記複数のデコードテーブルが適宜切り替えられることにより、データバスへの不要な信号の出力を確実に防止できる。

【 0 1 4 6 】

上記の画像表示装置において、前記制御手段は、前記デコードテーブルの切り替えを画像信号の階調数に応じて制御する構成としてもよい。

【 0 1 4 7 】

上記の構成によれば、画像信号の階調数に基づいて前記デコードテーブルの切り替えが行なわれるので、使用状況に応じ任意に画像表示装置の省電力の程度を選択することができる。

【 0 1 4 8 】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、画像信号をサンプリングするサンプリング回路、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路、および前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路を有し、サンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に出力する信号線駆動回路とを備えた画像表示装置において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧

を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路とを備えるとともに、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通する第1スイッチと、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通する第2スイッチと、前記デコード回路が、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とのうちの少なくとも一つを備え、画像信号の階調に応じて前記第1スイッチと第2スイッチとの少なくとも一方の遮断／導通を制御するか、または前記デコード回路において使用されるデコードテーブルが画像信号の階調に応じたものに切り替える制御手段を備えている構成である。

【0149】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線を遮断／導通する第1スイッチと、第1基準電圧を分圧回路に供給する電源線を遮断／導通する第2スイッチと、デコード回路が、デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とのうちの少なくとも一つが備えられている。そして、画像信号の階調に応じて、第1スイッチと第2スイッチとの少なくとも一方の遮断／導通の制御、または使用されるデコードテーブルの切り替えが行なわれる。これにより、画像表示装置の省電力化が図れる。

【0150】

さらに、画像表示装置が、前記第1スイッチ、第2スイッチおよび前記デコード回路の全てを備えており、画像信号の階調数に応じて、前記第1スイッチ、第2スイッチおよびデコード回路の全てを制御する場合には、画像表示装置のより大きな省電力化が図れる。

【0151】

本発明の画像表示装置は、マトリクス状に配置された画素と、前記画素に接続された複数の信号線と、前記画素に接続された複数の走査線と、前記走査線に走査信号を出力し垂直走査を行う走査信号線駆動回路と、画像信号をサンプリングするサンプリング回路、前記サンプリング回路にてサンプリングされた信号をデコードテーブルに基づいて制御信号に変換するデコード回路、および前記制御信号に基づいて、入力された複数の電圧から出力電圧を選択し、この出力電圧を信

号線駆動信号として出力する基準電圧選択回路を有し、サンプリングされた信号の階調に応じた信号線駆動信号を前記信号線に出力する信号線駆動回路とを備えた画像表示装置において、外部の基準電圧供給手段から入力された少なくとも2つの第1基準電圧の間の電圧を分圧して第2基準電圧を生成する分圧回路と、入力インピーダンスが大きくかつ出力インピーダンスが小さく、前記第2基準電圧を入力し、かつ前記基準電圧選択回路に出力する複数のバッファ回路とを備えるとともに、前記の各バッファ回路に電源電圧を供給する各電源線に設けられ、この電源線を遮断／導通する第1スイッチと、前記第1基準電圧を前記分圧回路に供給する電源線に設けられ、この電源線を遮断／導通する第2スイッチと、前記デコード回路が、前記デコードテーブルを複数有し、使用するデコードテーブルを切り替え可能である構成とを備え、さらに、前記画像信号の階調数が前記基準電圧供給手段から入力される基準電圧の数以下の場合に、前記第1スイッチおよび第2スイッチを共に遮断し、かつ前記デコード回路において使用されるデコードテーブルが画像信号の階調数に応じたものとなるように切り替える制御手段を備えている構成である。

【0152】

本発明に従えば、各バッファ回路に電源電圧を供給する各電源線を遮断／導通する第1スイッチと、第1基準電圧を前記分圧回路に供給する電源線を遮断／導通する第2スイッチと、デコード回路の使用するデコードテーブルを切り替え可能である構成とが備えられている。そして、第1スイッチ、第2スイッチまたはデコード回路が画像信号の階調数に応じて制御され、画像信号の階調数が第1基準電圧の数以下の場合、第1スイッチおよび第2スイッチが共に遮断され、かつデコード回路において使用されるデコードテーブルが画像信号の階調数に応じたものとなるように切り替えられる。即ち、デコードテーブルは、有効な画像信号に対応するビットのみで有効なデコードテーブルに切り替えられる。

【0153】

これにより、使用状況に応じて任意に画像表示装置の省電力の程度を選択することができ、画像信号の階調数が第1基準電圧の数より多い場合より画像表示装置の省電力化が大いに図れる。

【 0 1 5 4 】

本発明の携帯機器は、前記何れかの画像表示装置が搭載されている構成である。

【 0 1 5 5 】

したがって、該携帯機器の使用者が使用する状況、表示する画像信号の種類等により携帯機器の画像表示装置の駆動モードを変更し、必要に応じた省電力化が図れ、携帯機器のバッテリーの使用時間を延ばすことができる。

【 0 1 5 6 】

【発明の効果】

以上のように、本発明の信号線駆動回路は、外部の基準電圧供給手段から入力された第 1 基準電圧を前記基準電圧選択回路に直接入力する基準電圧線を備えている構成である。

【 0 1 5 7 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【 0 1 5 8 】

本発明の信号線駆動回路は、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第 1 基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力する構成である。

【 0 1 5 9 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線分についてはバッファ回路が不要である。この結果、回路面積の低減が図れると共に、不要となるバッファ回路に流れていた電流を削減でき、信号線駆動回路の省電力化が図れる。

【 0 1 6 0 】

本発明の信号線駆動回路は、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第 1 制御信号により制御される第 1 スイッチを介して該バッファ回路に供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力する構成である。

【 0 1 6 1 】

本発明に従えば、バッファの電源端子と供給電源間に第 1 制御信号で制御される第 1 スイッチを配置するため、バッファ出力の基準電圧を使用しない場合、該バッファに供給される電源を遮断し、信号線駆動回路内の不要な回路部を流れる電流を削減でき、信号線駆動回路の省電力化が図れる。

【 0 1 6 2 】

ここで前記の不要な回路部には、バッファを構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せず、全バッファに共通した一つ回路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【 0 1 6 3 】

上記の信号線駆動回路において、前記第 1 スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【 0 1 6 4 】

上記の構成によれば、画像信号の階調数に基づいて前記第 1 スイッチを制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 1 6 5 】

本発明の信号線駆動回路は、第 1 基準電圧と分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けた構成である。

【 0 1 6 6 】

本発明に従えば、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に第 2 制御信号で制御される第 2 スイッチを配置するため、分圧回路で作成する第 2 基準電圧を使用しない場合、該分圧回路に供給される第 1 基準電圧を遮断し該分圧回路に流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れる。

【 0 1 6 7 】

上記の信号線駆動回路において、前記第 2 スイッチは、画像信号の階調数に応じて制御される構成としてもよい。

【 0 1 6 8 】

上記の構成によれば、画像信号の階調数に基づいて前記第 2 スイッチを制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 1 6 9 】

本発明の信号線駆動回路は、前記デコード回路が、第 3 制御信号により制御されてデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させる構成である。

【 0 1 7 0 】

本発明に従えば、デコードテーブルを第 3 制御信号により変更できるデコード回路を配置するため、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができるので、画像信号の階調数が少ないとき、不要なデータバスに不必要な信号が伝播しその信号変化で流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れる。

【 0 1 7 1 】

また、信号線駆動回路に入力される画像信号を供給する画像信号供給回路等の出力についても不要なビットに対応する信号を一定電位に固定することができるため、前記信号線駆動回路と画像信号供給回路等との間のバスライン間のカップリングによる浮遊容量を充放電する必要が無く、不要な消費電力が削減できる。

【 0 1 7 2 】

上記の信号線駆動回路は、前記デコード回路は、画像信号の階調数に応じて制

御される構成としてもよい。

【 0 1 7 3 】

上記の構成によれば、画像信号の階調数に基づいて前記デコード回路を制御するので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができる。

【 0 1 7 4 】

本発明の信号線駆動回路は、前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、またはデコードテーブルを変更し前記基準電圧選択回路が基準電圧を選択するパターンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更される構成である。

【 0 1 7 5 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第 1 制御信号で制御される第 1 スイッチ、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に配置された第 2 制御信号で制御される第 2 スイッチ、または階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第 3 制御信号で制御できるデコード回路の少なくとも一つを備え、前記第 1 スイッチ、第 2 スイッチまたはデコード回路の少なくとも一つが画像信号の階調数に応じ制御されるので、信号線駆動回路の省電力化が図れる。

【 0 1 7 6 】

更にもし前記第 1 スイッチ、第 2 スイッチおよびデコード回路全てを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチおよびデコード回路の全てを制御すれば、より大きな信号線駆動回路の省電力化が図れる。

【 0 1 7 7 】

本発明の信号線駆動回路は、前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、およびデコードテーブルを変更し、前記基準電圧

選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第 1 基準電圧の数以下の場合、前記第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなる構成である。

【 0 1 7 8 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第 1 制御信号で制御される第 1 スイッチ、第 2 基準電圧を得る分圧回路に供給する第 1 基準電圧源と該分圧回路間に配置された第 2 制御信号で制御される第 2 スイッチ、および階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第 3 制御信号で制御できるデコード回路を備え、前記第 1 スイッチ、第 2 スイッチまたはデコード回路が画像信号の階調数に応じ制御され、画像信号の階調数が前記第 1 基準電圧の数以下の場合、第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路が有効な画像信号に対応するビットのみで有効なデコードテーブルとなるので、使用状況に応じ任意に信号線駆動回路の省電力の程度を選択することができ、画像信号の階調数が第 1 基準電圧の数より多い場合より信号線駆動回路の省電力化が大いに図れる。

【 0 1 7 9 】

本発明の画像表示装置は、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記第 1 基準電圧が直接前記基準電圧選択回路に入力され、該基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力する構成である。

【 0 1 8 0 】

本発明に従えば、第 1 基準電圧の一部が直接基準電圧選択回路に入力されるので、該直接入力される基準電圧線はバッファが不要であり回路面積の低減が図れると共に、不要バッファに流れていた電流を削減できる信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 1 8 1 】

本発明の画像表示装置は、前記第 1 基準電圧の少なくとも 2 つの電圧間を分圧して得られる第 2 基準電圧は、入力インピーダンスが大きく出力インピーダンスが小さいバッファ回路を介して前記基準電圧選択回路に入力されると共に、前記信号線駆動回路に供給される電源電圧の内、少なくとも前記バッファ回路に供給される電源電圧は、第 1 制御信号により制御される第 1 スイッチを介して該バッファに供給され、前記基準電圧選択回路は入力される電圧を選択し、前記画像信号の階調に応じた信号線駆動信号を出力する構成である。

【 0 1 8 2 】

本発明に従えば、バッファの電源端子と供給電源間に第 1 制御信号で制御される第 1 スイッチを配置するため、バッファ出力の基準電圧を使用しない場合、該バッファに供給される電源を遮断し、信号線駆動回路内の不要な回路部を流れる電流を削減でき、信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 1 8 3 】

ここで前記の不要な回路部には、バッファを構成するオペアンプ等の定電流電源の他、該定電流源を各オペアンプ中に構成せず、全バッファに共通した一の回路（以下、バイアス回路という）で構成した場合には、該バイアス回路も含まれる。

【 0 1 8 4 】

本発明の画像表示装置は、第 1 基準電圧と分圧回路間に第 2 制御信号により制御される第 2 スイッチを設けた構成である。

【 0 1 8 5 】

本発明に従えば、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に第 2 制御信号で制御される第 2 スイッチを配置するため、分圧回路で作成する第 2 基準電圧を使用しない場合、該分圧回路に供給される第 1 基準電圧を遮断し該分圧回路に流れる不要な電流を削減できるため、信号線駆動回路の省電力化が図れ、該信号線駆動回路を備えた画像表示装置の省電力化が図れる。

【 0 1 8 6 】

本発明の画像表示装置は、前記デコード回路が、第 3 制御信号により制御され

てデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更する構成である。

【 0 1 8 7 】

本発明に従えば、デコードテーブルを第 3 制御信号により変更できるデコード回路を配置するため、画像信号の不要なビットがある場合、不要なデータバスを一定電位に固定することができるので、画像信号の階調数が少ないとき、不要なデータバスに不必要な信号が伝播しその信号変化で流れる不要な電流を削減できるため、液晶表示装置の省電力化が図れる。

【 0 1 8 8 】

また、信号線駆動回路に入力される画像信号を供給する画像信号供給回路等の出力についても不要なビットに対応する信号を一定電位に固定することができるため、前記信号線駆動回路と画像信号供給回路等との間のバスライン間のカップリングによる浮遊容量を充放電する必要が無く、不要な消費電力が削減できる。

【 0 1 8 9 】

本発明の画像表示装置は、前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、またはデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させるデコード回路の少なくとも一つを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチまたはデコード回路のデコードテーブルの少なくとも一つが遮断または導通の制御をされるかまたはデコードテーブルが変更される構成である。

【 0 1 9 0 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第 1 制御信号で制御される第 1 スイッチ、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に配置された第 2 制御信号で制御される第 2 スイッチ、または階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第 3 制御信号で制御できるデコード回路の少なくとも一つを備え、前記第 1 スイッチ、第 2 スイッチまたはデコード回路の少なくとも一つが画像信号の階調数に応じ制御されるので、画像表示装置の省電力化が図れる。更にもし前記第 1 スイッチ、第 2

スイッチおよびデコード回路全てを備え、画像信号の階調数に応じ前記第 1 スイッチ、第 2 スイッチおよびデコード回路の全てを制御すれば、より大きな画像表示装置の省電力化が図れる。

【 0 1 9 1 】

本発明の画像表示装置は、前記バッファ回路への電源を遮断する第 1 スイッチ、前記第 1 基準電圧と該分圧回路との間に設置され該分圧回路へ供給される該基準電圧を遮断する第 2 スイッチ、およびデコードテーブルを変更し、前記基準電圧選択回路が基準電圧を選択するパターンを変更させることができるデコード回路を備え、前記画像信号の階調数が前記第 1 基準電圧の数以下の場合、前記第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路のデコードテーブルが画像信号の階調数に対応したデコードテーブルとなる構成である。

【 0 1 9 2 】

本発明に従えば、バッファの電源端子と供給電源間に配置された第 1 制御信号で制御される第 1 スイッチ、第 2 基準電圧を得る分圧回路に供給する第 1 基準電源と該分圧回路間に配置された第 2 制御信号で制御される第 2 スイッチ、および階調基準電圧選択回路を制御するデコード回路のデコードテーブルを第 3 制御信号で制御できるデコード回路を備え、前記第 1 スイッチ、第 2 スイッチまたはデコード回路が画像信号の階調数に応じ制御され、画像信号の階調数が前記第 1 基準電圧の数以下の場合、第 1 スイッチおよび第 2 スイッチが共に遮断され、かつデコード回路が有効な画像信号に対応するビットのみで有効なデコードテーブルとなるので、使用状況に応じ任意に画像表示装置の省電力の程度を選択することができ、画像信号の階調数が第 1 基準電圧の数より多い場合より画像表示装置の省電力化が大いに図れる。

【 0 1 9 3 】

上記の画像表示装置は、前記画像信号の階調数の変化に応じ、前記第 1 スイッチ、第 2 スイッチまたはデコード回路の少なくとも一つを制御し、駆動モードを任意に切り替える設定回路を有する構成としてもよい。

【 0 1 9 4 】

上記の構成によれば、画像信号の階調数により前記信号線駆動回路に備えられ

た前記第 1 スイッチ、第 2 スイッチおよび／またはデコード回路を、使用状況に応じ任意に制御できる設定回路を備えているので、駆動モードを任意に切り替えることができ、使用状況に応じて画像表示装置の省電力化が図れる。

【 0 1 9 5 】

本発明の携帯機器は、画像表示装置を有する携帯機器において、上記何れかの画像表示装置が搭載されている構成である。

【 0 1 9 6 】

上記の構成によれば、携帯機器は、前記画像表示装置が搭載されているので、該携帯機器の使用者が使用する状況、表示する画像信号の種類等により携帯機器の画像表示装置の駆動モードを変更し、必要に応じた省電力化が図れ、携帯機器のバッテリーの使用時間を延ばすことができる。

【図面の簡単な説明】

【図 1】

本発明の実施の一形態における信号線駆動回路の構成を示す回路図である。

【図 2】

図 1 に示した信号線駆動回路を備えた画像表示装置の構成を示すブロック図である。

【図 3】

従来の画像表示装置の構成を示すブロック図である。

【図 4】

図 3 に示した画像表示装置が備える信号線駆動回路の構成を示す回路図である。

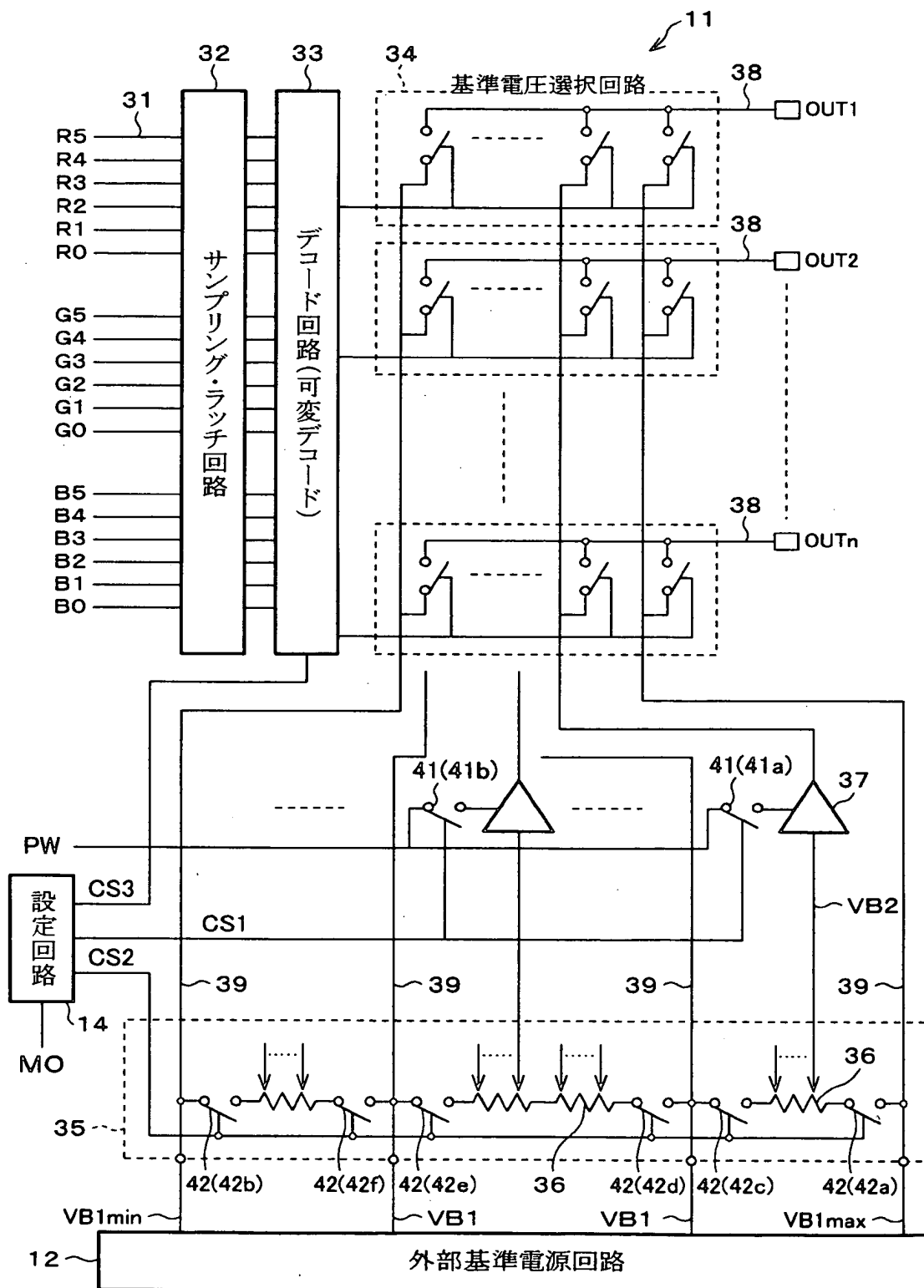
【符号の説明】

- 1 液晶表示装置
- 2 外部電源回路
- 3 画像信号供給回路
- 1 1 信号線駆動回路
- 1 2 外部基準電源回路（基準電圧供給手段）
- 1 3 ラッチ回路

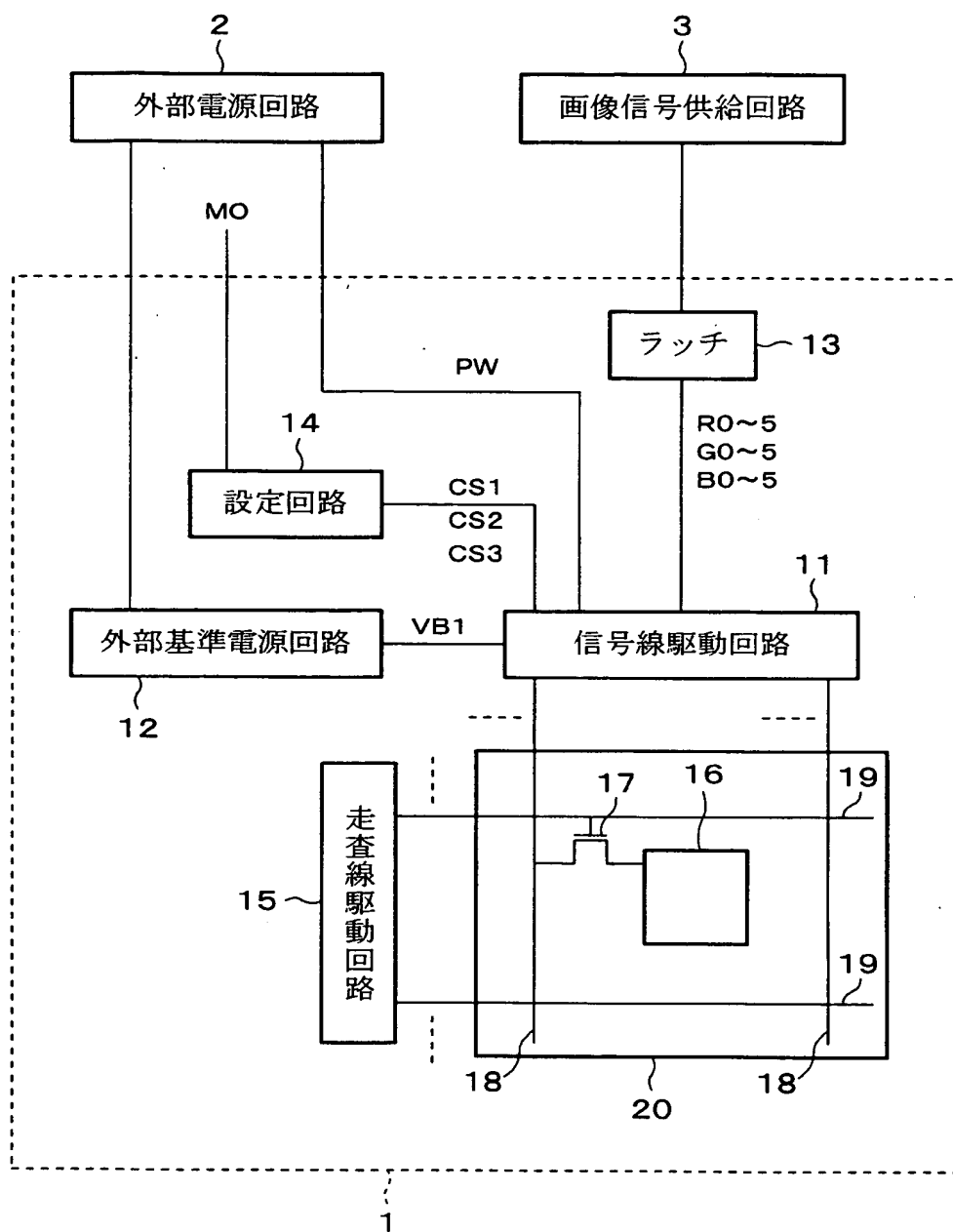
1 4	設定回路（制御手段）
1 5	走査線駆動回路
1 6	画素電極
1 9	走査線
3 1	入力端子
3 2	サンプリング・ラッチ回路
3 3	デコード回路
3 4	基準電圧選択回路
3 5	分圧回路
3 6	ラダー抵抗
3 7	バッファ回路
3 8	出力端子
3 9	基準電圧線
4 1	第 1 スイッチ
4 2	第 2 スイッチ
V B 1	第 1 基準電圧
V B 1 max	最大電圧値
V B 1 min	最小電圧値
V B 2	第 2 基準電圧
R 0 ~ 5	画像信号（赤）
G 0 ~ 5	画像信号（緑）
B 0 ~ 5	画像信号（青）
P W	電源電圧
M O	設定信号
C S 1	第 1 制御信号
C S 2	第 2 制御信号
C S 3	第 3 制御信号

【書類名】 図面

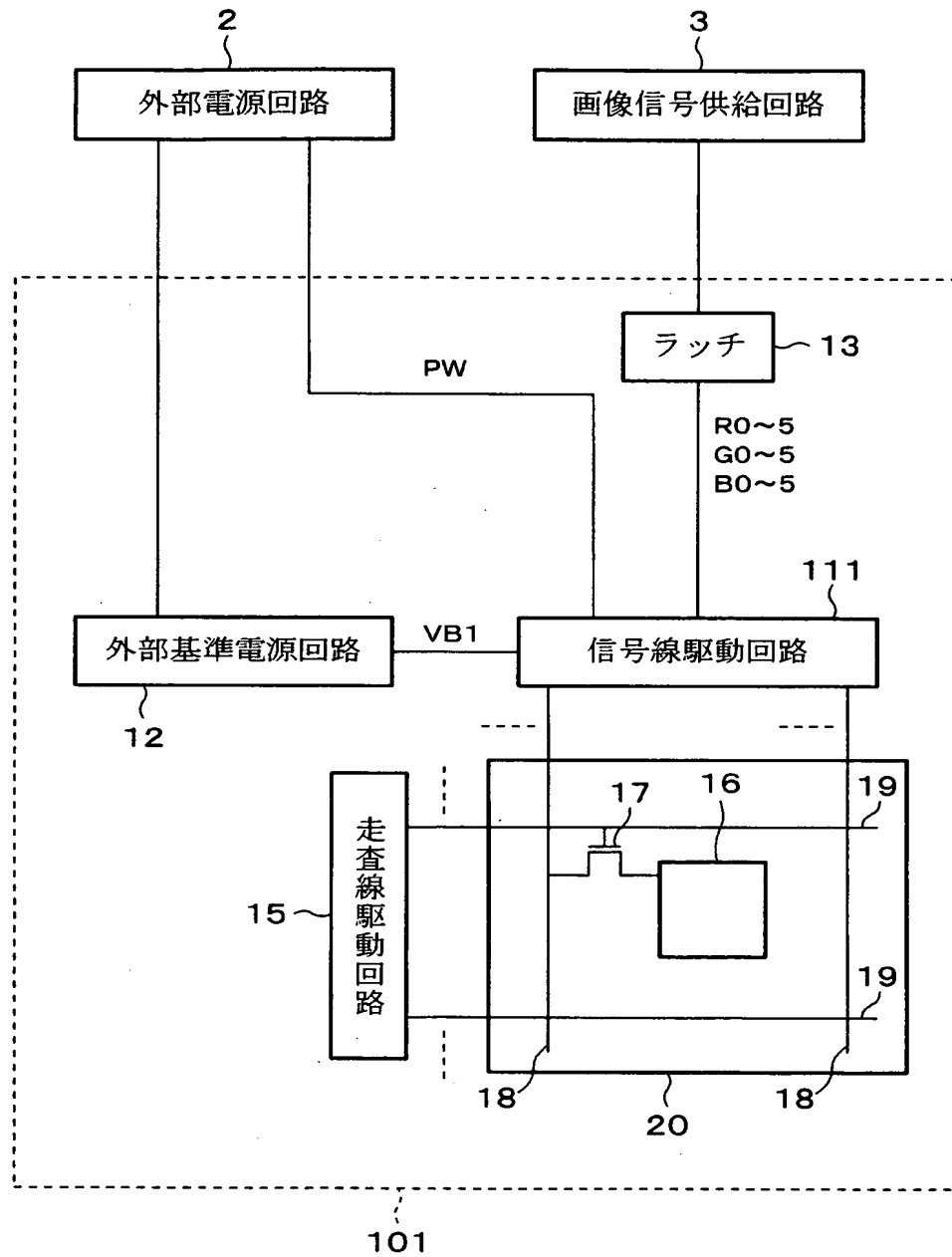
【図 1】



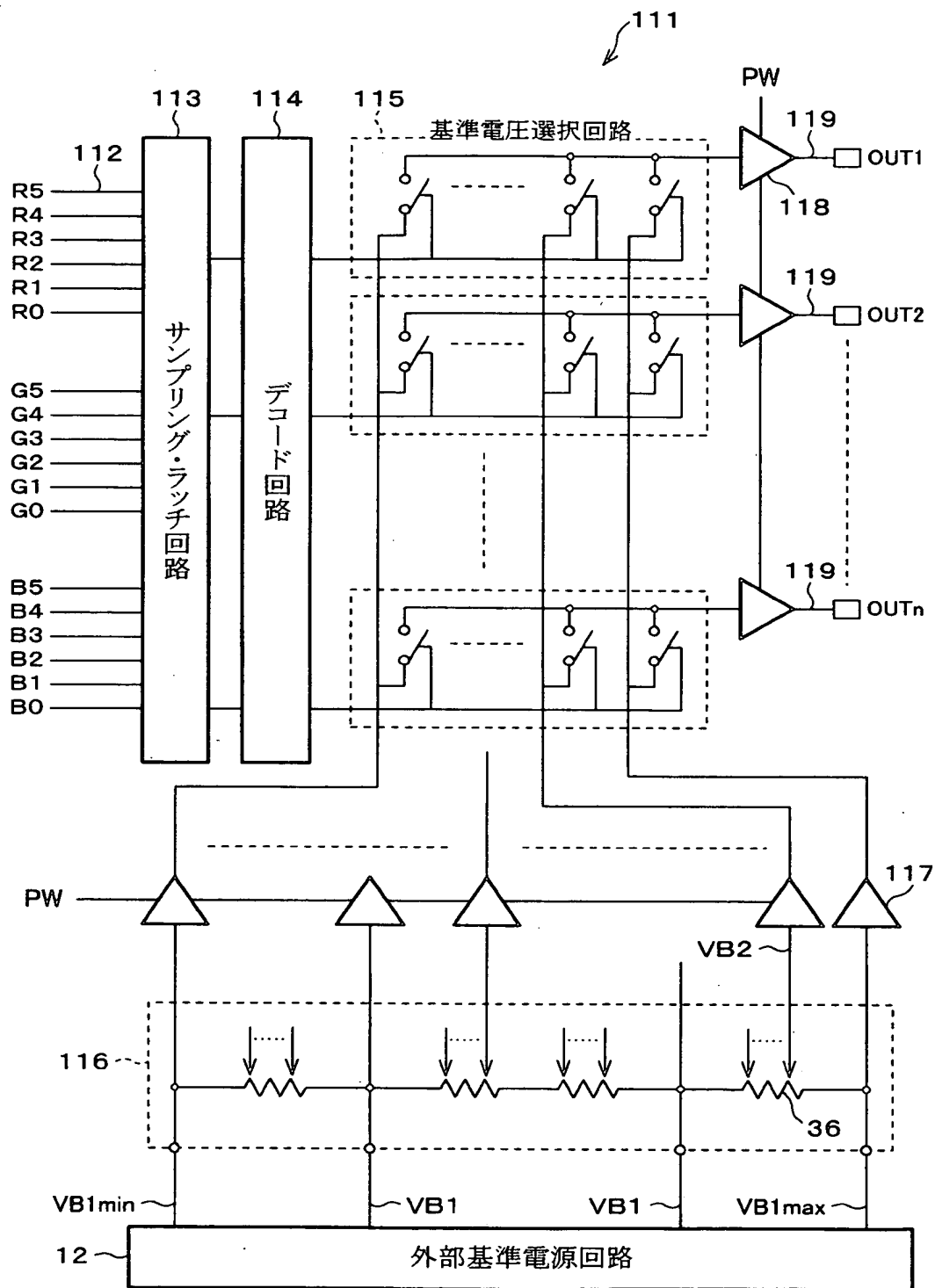
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 信号線駆動回路の省電力化を図る。

【解決手段】 信号線駆動回路 1 1 は、入力された複数の電圧から画像信号の階調に応じて出力電圧を選択し、この出力電圧を信号線駆動信号として出力する基準電圧選択回路 3 4 を備える。さらに、外部基準電源回路 1 2 から入力された第 1 基準電圧 V_{B1} （最大電圧値 $V_{B1\max}$ 、最小電圧値 $V_{B1\min}$ を含む）を基準電圧選択回路 3 4 に直接入力する基準電圧線 3 9 を備える。これにより、直接入力される基準電圧線 3 9 分についてはバッファ回路が不要となり、不要となるバッファ回路に流れていた電流を削減できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社